



PATENT
83388.0016

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:

Masahiko ANDO, et al.

Serial No: 10/786,888

Filed: February 25, 2004

For: THIN FILM TRANSISTOR.
DISPLAY DEVICE AND THEIR
PRODUCTION

Art Unit: Not assigned

Examiner: Not assigned

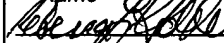
I hereby certify that this correspondence is being deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to:

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450, on
March 16, 2004

Date of Deposit

Rebecca L. Golden

Name



Signature

March 16, 2004

Date

TRANSMITTAL OF PRIORITY DOCUMENT

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Dear Sir:

Enclosed herewith is a certified copy of Japanese patent application No. 2003-312080 which was filed September 4, 2003, from which priority is claimed under 35 U.S.C. § 119 and Rule 55.

Acknowledgment of the priority document(s) is respectfully requested to ensure that the subject information appears on the printed patent.

Respectfully submitted,

HOGAN & HARTSON L.L.P.

Date: March 16, 2004

By: 

Anthony J. Orler

Registration No. 41,232

Attorney for Applicant(s)

500 South Grand Avenue, Suite 1900
Los Angeles, California 90071
Telephone: 213-337-6700
Facsimile: 213-337-6701



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 9 月 4 日
Date of Application:

出 願 番 号 特 願 2 0 0 3 - 3 1 2 0 8 0
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 3 1 2 0 8 0]

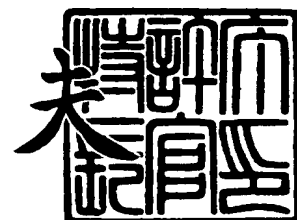
出 願 人 株 式 会 社 日 立 製 作 所
Applicant(s):



2 0 0 4 年 2 月 2 5 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康



【書類名】 特許願
【整理番号】 1103013141
【あて先】 特許庁長官 殿
【国際特許分類】 H01L 51/00
H01L 29/786

【発明者】
【住所又は居所】 埼玉県比企郡鳩山町赤沼 2 5 2 0 番地
株式会社 日立製作所 基礎研究所内
【氏名】 安藤 正彦

【発明者】
【住所又は居所】 茨城県日立市大みか町七丁目 1 番 1 号
株式会社 日立製作所 日立研究所内
【氏名】 若木 政利

【発明者】
【住所又は居所】 茨城県日立市大みか町七丁目 1 番 1 号
株式会社 日立製作所 日立研究所内
【氏名】 佐々木 洋

【特許出願人】
【識別番号】 000005108
【氏名又は名称】 株式会社 日立製作所

【代理人】
【識別番号】 100075096
【弁理士】
【氏名又は名称】 作田 康夫
【電話番号】 03-3212-1111

【手数料の表示】
【予納台帳番号】 013088
【納付金額】 21,000円

【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1

【書類名】 特許請求の範囲**【請求項 1】**

基板上に積層された、ゲート電極、ゲート絶縁膜、ソース電極、ドレイン電極、半導体膜、保護膜から構成される薄膜トランジスタにおいて、半導体膜が有機半導体分子の集合体で構成されており、絶縁膜表面のゲート電極投影領域内に形成された前記半導体膜部分の有機半導体分子の配向秩序が、前記領域外に形成された半導体膜部分の配向秩序よりも高いことを特徴とする薄膜トランジスタ。

【請求項 2】

請求項 1 において、絶縁膜表面のゲート電極投影領域内に形成された半導体膜と絶縁膜の界面には自己組織化単分子膜が介在し、前記領域外に形成された半導体膜と絶縁膜の界面には自己組織化単分子膜が介在しないことを特徴とする薄膜トランジスタ。

【請求項 3】

請求項 1～2 において、ドレイン／ソース電極が、超微粒子、錯体、または高分子の形態を取り、溶媒中に分散して液体材料を構成できる金属、金属酸化物、または導電性高分子から構成され、ゲート電極に対してドレイン／ソース電極が自己整合的に配置されていることを特徴とする薄膜トランジスタ。

【請求項 4】

請求項 1～3 において、絶縁膜としてゲート電極の陽極酸化膜が用いられ、ゲート電極幅よりもドレイン／ソース電極間隔の方が狭いことを特徴とする薄膜トランジスタ。

【請求項 5】

請求項 1～3 において、自己組織化単分子膜として、一部がフッ素または水素で終端された炭素鎖を含む単分子膜を用いたことを特徴とする薄膜トランジスタ。

【請求項 6】

請求項 1～3 の薄膜トランジスタの製造方法として、絶縁膜表面に形成した自己組織化単分子膜に、フォトマスクを介して基板表面から光照射して、ゲート電極投影領域外の半導体膜が形成される領域から自己組織化単分子膜を除去することを特徴とする、薄膜トランジスタの製造方法。

【請求項 7】

請求項 1～3 の薄膜トランジスタの製造方法として、絶縁膜表面に形成した自己組織化単分子膜に、ゲート電極をフォトマスクとして基板裏面から光照射して、ゲート電極投影領域外の半導体膜が形成される領域から自己組織化単分子膜を除去することを特徴とする、薄膜トランジスタの製造方法。

【請求項 8】

請求項 1～3 の薄膜トランジスタの製造方法として、絶縁膜表面のゲート電極投影領域とそれ以外の領域の段差を利用して、平滑基板に塗布した自己組織化単分子膜を前記絶縁膜表面に押し付けて、前記ゲート電極投影領域のみに選択的に自己組織化単分子膜を転写する、薄膜トランジスタの製造方法。

【請求項 9】


絶縁膜表面のゲート電極投影領域内に形成された自己組織化単分子膜の近傍に金属超微粒子、金属錯体、または導電性高分子を少なくとも一つ含んだ液体材料である導電性インクを塗布／焼成してソース／ドレイン電極を形成し、その上に半導体膜および保護膜を順次積層することを特徴とする、請求項 2～5 の薄膜トランジスタの製造方法。

【請求項 10】

基板、絶縁膜を透過し、半導体膜が吸収する波長の光を基板裏面から照射して、絶縁膜表面のゲート電極投影領域外に形成された半導体膜の配向秩序を低下する、請求項 1 の薄膜トランジスタの製造方法。

【請求項 11】

複数のゲート配線、絶縁膜、前記ゲート配線に対してマトリクス状に交差した複数の信号配線、保護膜、画素電極を有し、前記複数のゲート配線と信号配線の交差部に請求項 1～3 の薄膜トランジスタが配置され、前記ゲート配線とゲート電極が接続され、前記信号



配線とドレイン電極が接続され、前記画素電極とソース電極が接続された、アクティブマトリクス型薄膜トランジスタ基板。

【請求項 12】

請求項 7 のアクティブマトリクス型薄膜トランジスタ基板を用い、液晶素子を表示素子に用いたことを特徴とするアクティブマトリクス駆動表示装置。

【書類名】 明細書

【発明の名称】 薄膜トランジスタ、表示装置、およびその製造方法

【技術分野】

【0001】

本発明は有機半導体分子の集合体で構成された半導体膜を用いる薄膜トランジスタおよびその製造方法に係わり、特に選択的に配置された自己組織化単分子膜を用いて、半導体膜を構成する有機半導体分子の配向秩序を向上し、電極のパターン形状を制御することを特徴とする薄膜トランジスタとその製造方法、およびこれを用いた表示装置に関する。

【背景技術】

【0002】

近年、薄膜トランジスタ (TFT) に代表されるアクティブ素子を用いたアクティブマトリクス型表示装置は、CRT同等の高画質と、CRTよりも低消費電力で省スペースである利点を生かして、ノートパソコンや携帯電話だけでなく、ワークステーションやテレビ等のモニタにも利用され、市場が拡大している。しかし、一般的にアクティブマトリクス型表示装置は、CRTよりも値段が高く、より普及するためには、一層の低価格化が求められている。低価格化の方法の一つとして、簡便な方法で作成できる有機薄膜トランジスタ (TFT) をアクティブ素子に適用することが検討されている。現行のアモルファスシリコンTFTの絶縁膜および半導体膜の製造に用いるプラズマ化学気相成長 (CVD) 装置、電極の製造に用いるスパッタ装置は高額である。また、CVD法は膜形成温度が250~300℃と高く、クリーニング等の保守に時間を要するため、スループットが低い。一方、有機TFTの製造に用いる真空蒸着装置、塗布装置はCVD装置やスパッタ装置と較べて安価であり、膜形成温度が低く、保守が簡単である。このため、アクティブマトリクス液晶表示装置に有機TFTを適用できれば、コストの大幅な削減が期待できる。

【0003】

一般的な有機TFTは、基板、ゲート電極、絶縁膜、ドレイン電極、ソース電極、および有機半導体膜、から構成される。ゲート電極への印加電圧により、絶縁膜と有機半導体膜の界面に蓄積されるキャリア量を過剰状態から不足状態に変調して、ドレイン電極とソース電極の間を流れる電流量を変化させて、スイッチング動作を行う。有機半導体膜は低分子または高分子からなる有機半導体分子の集合体からなり、低分子系としては、ペンタセン、チオフェンオリゴマーに代表されるアセン系材料、高分子系としては、ポリチオフェン系で高度に規則的なナノ構造であるレジオレギュラー (regioregular) (鎖全体が同じ方向に並んで、頭と尻がくっつく配列をしている) 構造を有するポリ-3, ヘキシルチオフェン (P3HT), ポリフルオレン系ではフルオレン-バイチオフェン (F8T2) の共重合体、またポリフェニレンビニレン (PPV) などが知られている。

【0004】

これらの有機半導体膜で高いスイッチング動作を得るには、絶縁膜表面に形成される有機半導体膜において、有機半導体分子同士が互い向きを揃えて周密に配置した膜を形成する必要がある。

【0005】

このような高い配向秩序を有する有機半導体膜を形成する方法として、絶縁膜表面を予め自己組織化単分子膜 (SAM: Self Assembled Monolayer) で被覆する方法が知られている。例えば、A. Salleo他、Applied Physics Letters 81(23), pp.4383-4385(2002). に記載されるように、シリコン熱酸化膜からなる絶縁膜表面をオクタデシルトリクロシラン (OTS) 等のSAMで被覆すると、F8T2半導体高分子からなる有機半導体膜の配向秩序が向上してスイッチング性能が向上する。また、Y. Y. Lin他、IEEE Trans. Electron. Devices, 44, pp.1325-1331(1997). に記載されるように、シリコン熱酸化膜からなる絶縁膜表面をOTSで被覆すると、ペンタセン半導体低分子を真空蒸着法で堆積した有機半導体膜の配向秩序が向上し、配向秩序が高い領域である結晶粒径がOTS被覆しない場合より増大して、TFTのスイッチング性能が向上することが報告されている。また、H. Sirringhaus他、SCIENCE Vol.280, pp.1741-1743(1998). に記載されるように、絶

縁膜表面を予めヘキサメチルジシラザンからなるSAMで被覆してから、その上にP3HTを塗布形成した有機半導体膜した電界効果移動度が $0.01 \sim 0.1 \text{ cm}^2 / \text{Vs}$ まで向上することが知られている。

【0006】

以上のように、予めSAMで修飾した絶縁膜表面に有機半導体膜を形成すると、有機半導体膜の配向秩序が向上してスイッチング性能が向上し、アモルファスシリコン無機半導体を半導体膜とする現行のTFTと同等以上の性能を有する有機TFTが報告されるようになっていく。

【0007】

一方、液晶表示装置のようにバックライトを利用する表示装置に薄膜トランジスタを用いる場合、薄膜トランジスタのスイッチング性能として、基板裏面からの照射に対して光リーク電流が小さいことが求められる。この光リーク電流は、半導体膜/絶縁膜界面にキャリアが不足状態になる電圧がゲート電極に印加された状態において、基板裏面から照射された光を半導体膜が吸収して光キャリアが発生し、この光キャリアがドレイン/ソース電極への印加電圧によって走行するために発生する。この光リーク電流の大きさは、ゲート電極に遮光されず基板裏面からの照射光を直接吸収する、絶縁膜表面のゲート電極投影領域外に形成された半導体膜、特にドレイン/ソース電極領域にも含まれない電位浮遊部のキャリア走行性が高いほど大きいことが知られており、例えば、若木他、ディスプレイ イメージング Vol.7、pp.129-135(1998). に詳しく記載されている。

【発明の開示】**【発明が解決しようとする課題】****【0008】**

上記のように、下地となる絶縁膜表面を予めSAMで被覆することによって、有機半導体膜中の有機半導体分子の配向秩序が向上して、電界効果移動度や電流オン/オフ比といったスイッチング性能が向上する一方で、同時に光リーク電流が増加する問題が生じてしまった。これは、SAMによって電界効果移動度や電流オン/オフ比といったスイッチング性能を支配する絶縁膜表面のゲート電極投影領域内に形成された有機半導体膜部分だけでなく、光リーク電流を支配するゲート電極投影領域外に形成された有機半導体膜部分においても、有機半導体分子の配向秩序が向上してしまったためである。

【0009】

絶縁膜表面をSAM修飾することに起因した他の問題として、電極の塗布プロセスに対する悪影響がある。絶縁膜表面に導電性インクを塗布焼成して電極を形成する場合、絶縁膜表面に対する導電性インクの濡れ性が電極のパターン精度に影響するが、一般的に撥液性を有するSAMが導電性インクを弾くため、電極のパターン精度が低く、薄膜トランジスタを微細形成できない問題があった。

【0010】

以上のように、有機薄膜トランジスタにおいて、有機半導体分子の配向秩序を向上してスイッチング性能を向上するために、自己組織化単分子膜を用いて絶縁膜表面を修飾すると、光リーク電流が増加し、その上に塗布プロセスで電極を微細形成できないという問題があった。

【課題を解決するための手段】**【0011】**

上記課題を解決する手段として、基板上に積層された、ゲート電極、ゲート絶縁膜、ソース電極、ドレイン電極、半導体膜、保護膜からなる薄膜トランジスタにおいて、半導体膜が有機半導体分子の集合体で構成されており、絶縁膜表面のゲート電極投影領域内に形成された前記半導体膜部分の有機半導体分子の配向秩序が、前記領域外に形成された前記半導体膜部分の配向秩序よりも高いことを特徴とする、薄膜トランジスタを用いる。特に、上記のような特徴を備えた有機半導体膜の構成および形成方法として、自己組織化単分子膜上に形成される有機半導体膜の配向秩序が向上する性質を利用し、絶縁膜表面に選択的に自己組織化単分子膜を配置してから、その上に有機半導体膜を形成する。すなわち、

上記の薄膜トランジスタとして、絶縁膜表面のゲート電極投影領域内に形成された半導体膜と絶縁膜の界面には自己組織化単分子膜が介在し、前記領域外に形成された半導体膜と絶縁膜の界面には自己組織化単分子膜が介在しないことを特徴とする薄膜トランジスタを用いる。また、自己組織化単分子膜として一部がフッ素または水素で終端された炭素鎖を含む撥液性単分子膜を用いる。

【0012】

また、ソース／ドレイン電極が、超微粒子、錯体、または高分子の形態を取り、溶媒中に分散して液体材料を構成できる金属、金属酸化物、または導電性高分子から導電性インクを塗布焼成して構成されることを特徴とする薄膜トランジスタを用いる。また、基板上にゲート電極、ゲート絶縁膜、自己組織化単分子膜を順次積層し、自己組織化単分子膜はゲート電極投影領域に選択的に配置され、前記自己組織化単分子膜パターンの両端近傍に金属超微粒子、金属錯体、または導電性高分子を少なくとも一つ含んだ導電性インクを塗布／焼成してソース／ドレイン電極が形成された薄膜トランジスタを用いる。

【0013】

上記の薄膜トランジスタの製造方法として、絶縁膜表面に形成した自己組織化単分子膜に、フォトマスクを介して基板表面から光照射して、ゲート電極投影領域外の半導体膜が形成される領域から自己組織化単分子膜を除去する製造方法を用いる。また、絶縁膜表面に形成した自己組織化単分子膜に、ゲート電極をフォトマスクとして基板裏面から光照射して、ゲート電極投影領域外の半導体膜が形成される領域から自己組織化単分子膜を除去する製造方法を用いる。また、絶縁膜表面のゲート電極投影領域とそれ以外の領域の段差を利用して、平滑基板に塗布した自己組織化単分子膜を前記絶縁膜表面に押し付けて、前記ゲート電極投影領域のみに選択的に自己組織化単分子膜を転写する製造方法を用いる。

【0014】

また、複数のゲート配線、絶縁膜、前記ゲート配線に交差してマトリクス状に配置された複数の信号配線、保護膜、画素電極を有し、前記複数のゲート配線と信号配線の交差部に本発明の薄膜トランジスタが配置され、前記ゲート配線とゲート電極が接続され、前記信号配線とドレイン電極が接続され、前記画素電極とソース電極が接続された、アクティブマトリクス型薄膜トランジスタ基板を構成する。また、液晶素子または電気泳動素子の駆動に、上記アクティブマトリクス型薄膜トランジスタ基板を用いてアクティブマトリクス駆動表示装置を構成する。

【発明の効果】

【0015】

本発明によれば、自己組織化単分子膜を用いて有機半導体膜全体の配向秩序を向上するのではなく、絶縁膜表面のゲート電極投影領域内のみに自己組織化単分子膜を配置して、前記領域内の有機半導体膜部分のみ選択的に配向秩序を向上する。このため光照射される有機半導体膜部分の配向秩序は向上されることがなく、光リーク電流を増加せずにオン電流を増加でき、スイッチング性能を向上することができる。また、上記のように絶縁膜表面のゲート電極投影領域内のみに選択的且つ高精細に配置された自己組織化単分子膜の撥液作用を利用して、ゲート電極に対して自己整合的に配置されたドレイン／ソース電極を塗布プロセスで高精細に形成できる。このようにして、生産性が高く製造コストが低い高性能・高精細な有機薄膜トランジスタの製造が可能になり、液晶表示装置などのアクティブマトリクス型薄膜トランジスタ基板への応用が可能になる。

【発明を実施するための最良の形態】

【0016】

以下に本発明に実施形態について図面を参照しながら説明する。

【実施例1】

【0017】

本発明の一実施例となる薄膜トランジスタの平面図と断面図を図1に示す。本図には、薄膜トランジスタの平面図と図中の直線A-A'における断面図(図1(a))が、従来例(図1(b))と比較する形で示されている。コーニング1737または石英からなる

基板 1 上に膜厚 140 nm の Cr からなるゲート電極 2、膜厚 400 nm の酸化シリコン膜からなる絶縁膜 3 が順次積層され、絶縁膜表面のゲート電極投影領域に、ゲート電極と概略同一パターン形状を有するオクタデシルトリクロロシラン (OTS) からなる自己組織化単分子膜 4 が配置され、さらにその上に低分子系の有機半導体分子として代表的なペンタセンからなる有機半導体膜 5 が積層される。ここで、有機半導体膜のゲート電極領域内に配置された部分を 5-1、前記領域外に配置された部分を 5-2 として区別する。本実施例では、前記有機半導体膜 5 上に、ゲート電極 2 に一部が重なるように、膜厚 100 nm の Au からなるドレイン電極 6 とソース電極 7 が配置され、薄膜トランジスタが完成する。本発明 (図 1 (a)) と従来 (図 1 (b)) の薄膜トランジスタの違いは、絶縁膜表面での自己組織化単分子膜 4 の配置領域であり、本発明がゲート電極投影領域に限られるのに対して、本図に示した従来例では絶縁膜表面の全領域に渡っている。このため、本発明では、ゲート電極投影領域内に配置された有機半導体膜部分 5-1 のみが自己組織化単分子膜 4 上に形成され、ゲート電極投影領域外に配置された有機半導体膜部分 5-2 は自己組織化単分子膜 4 がいない絶縁膜表面に直接形成される。これに対して従来例では、全ての有機半導体膜 5 が自己組織化単分子膜 4 の上に形成される。

【0018】

本発明の薄膜トランジスタの暗状態および明状態でのドレイン電流 (I_d) のゲート電圧 (V_g) 依存性 (I_d-V_g 特性) を、図 2 に示す。ここで、明状態では、照度 3000ルクスの蛍光管からなる液晶バックライト光を基板裏面から照射した。25、26 は暗状態での本発明と従来の I_d-V_g 特性であり、両者に違いは表われない。25 は、負のゲート電圧によってゲート電極投影領域の有機半導体膜 5-1 と絶縁膜 3 の界面に正孔電荷が蓄積して生じるオン電流特性であり、26 は正のゲート電圧によって同界面に正孔電荷が不足して生じるオフ電流特性である。27 と 29 は、従来と本発明の薄膜トランジスタの明状態におけるオフ電流特性、すなわち光リーク電流特性であり、従来では暗状態よりも約 3 桁増加するのに対して本発明では約 1 桁の増加に留まり、光リーク電流が約 2 桁減少しており、本発明の効果は明らかである。同図に示した 29、30、31 は、自己組織化単分子膜 4 がなく、有機半導体膜が直接絶縁膜表面に形成された薄膜トランジスタにおける、オン電流、オフ電流、および光リーク電流を示す。これと比較すれば、オン電流を増加するには絶縁膜表面のゲート電極投影領域内に自己組織化単分子膜 4 を配置し (オン電流 25)、オフ電流を減少するにはゲート電極投影領域外に自己組織化単分子膜 4 を配置しない (オフ電流特性 26、29) ことが有効なことがわかる。ペンタセン分子の集合体からなる有機半導体膜 5 の配向秩序は、次の方法で確認した。まず、原子間力顕微鏡

(AFM) を用いて有機半導体膜 5 の表面形状を測定した結果、有機半導体膜 5 の結晶粒径は、自己組織化単分子膜 4 の上に形成された部分 5-1 が約 2~3 μm であり、自己組織化単分子膜 4 がいない絶縁膜表面に直接形成された部分 5-2 の約 0.5 μm より大きいことがわかった。結晶粒内では有機分子が規則配向しており、これが大きい 5-1 の部分が 5-2 の部分より配向秩序が高いことがわかった。また、X 線回折を測定すると、5-1 部分ではいわゆる薄膜結晶相のピークが大きく生じるのに対して、5-2 部分では結晶ピークが生じても小さく、配向秩序がさらに低く非晶質の場合は結晶ピークが現れない。これからも自己組織化単分子膜 4 があるゲート電極投影領域内の有機半導体膜部分 5-1 の方が、自己組織化単分子膜 4 がいないゲート電極投影領域外の有機半導体膜部分 5-2 よりも配向秩序が高いことがわかった。

【0019】

また、有機半導体膜 5 に P3HT、F8T2 などの高分子材料を用いた場合は、配向秩序は以下の方法で確認できる。高分子材料の場合も配向秩序が高い場合は、膜中に粒径約 10 nm の微結晶相が形成されており、これは X 線回折で測定できる。また、走査トンネル顕微鏡で有機半導体膜 5 の表面形状を観察すれば、実際に半導体高分子が秩序配向している微結晶相の大きさを測定することもできる。また、配向秩序が高く分子同士が稠密に集合している方が、分子間の $\pi-\pi$ 軌道相互作用に起因した振動吸収ピークが増大する。有機半導体膜部分 5-1 と 5-2 の光学吸収スペクトル測定から、この $\pi-\pi$ 軌道相互作用

用吸収ピークを測定したところ、前者の方がピーク強度は高かった。このようにして高分子半導体材料の場合も、有機半導体膜 5 の配向秩序の違いを確認することができる。

【0020】

また、自己組織化単分子膜 (SAM) 4 が、ゲート電極投影領域内の有機半導体膜 5-1 の下に配置され、ゲート電極投影領域外の有機半導体膜 5-2 の下には配置されないことは、以下の方法で確認できる。溶媒に素子を浸漬して有機半導体膜 5 を除去して、窒素温度 (77 K) 以下の低温で STM または AFM で絶縁膜 3 の表面形状を観察する。SAM があるゲート電極投影領域内では、SAM を構成する棒状分子またはその集合体の形状を直接観察される。一方、SAM がないゲート電極投影領域外では、このような形状が観察されない。また、少なくとも一部がフッ素で終端された炭素鎖をふくむ分子から SAM が構成される場合、高分解能な光電子分光法を用いて、両領域でフッ素元素の有無を確認することができる。

【0021】

本発明の薄膜トランジスタの製造方法を表す平面図と断面図を、図 3 に示す。まず、コーニング 1737、合成石英などからなるガラス基板 1 上に、膜厚 140 nm の Cr 薄膜を、DC マグネトロンスパッタ装置を用いて基板温度 200 °C で堆積後、フォトリソグラフィ法においてエッチング液に硝酸第 2 セリウムアンモニウム溶液を用いて加工して、ゲート電極 2 を形成した。その上に膜厚 400 nm の酸化シリコン膜を、テトラエトキシシラン (TEOS) と酸素 (O₂) を原料ガスとして、プラズマ化学気相成長法 (プラズマ CVD 法) を用いて基板温度 350 °C で堆積して、絶縁膜 3 を形成した (図 2 (a))。自己組織化単分子膜 4 は、ヘキサデカンまたはヘプタンを溶媒とした 5~10 ミリモル % 濃度のオクタデシルトリクロロシラン (OTS) 溶液に 30 分浸漬して、OTS を絶縁膜表面に稠密に付着させて形成した。この自己組織化単分子膜 4 を、ゲート電極 2 と概略同一パターン形状に形成する。この方法は複数あり、後述する。この上に、ペンタセン分子を室温~100 °C の基板温度で真空蒸着法を用いて形成し、マスク蒸着または酸素をエッチングガスとしたフォトリソグラフィ法で島状に加工して、有機半導体膜 5 を形成した。上記では真空蒸着法を用いてペンタセン低分子からなる有機半導体膜 5 を形成したが、可溶性のペンタセン前駆体乃至は誘導体材料を用いることもできる。この場合は、P3HT、F8T2 といった半導体高分子材料と同様に、トルエン、クロロフォルム等を溶媒として、キャスト、スピコート、ディップコート等の塗布法で有機半導体膜 5 を形成することができる。

【0022】

この上に、膜厚 100 nm の Au からなるドレイン電極 6 およびソース電極 7 をマスク蒸着して、薄膜トランジスタが完成する。

【0023】

本発明の薄膜トランジスタにおいて、自己組織化単分子膜 (SAM) 4 を絶縁膜 3 表面のゲート電極投影領域内に選択的に形成する複数の方法を、図 4~図 8 に示す。図 4 は、フォトリソグラフィ法を用いる最も一般的な方法を示す。ゲート電極 2、絶縁膜 3、SAM 4 が積層された基板 1 の上にポジ型フォトレジスト 22 を塗布して、基板に良く位置合せされたフォトマスク 23 を介して紫外光を照射して、フォトレジスト 22 を露光する (図 4 (a))。この際、ゲート電極投影領域内を遮光して、ゲート電極投影領域外の有機半導体膜が形成される部分を透光する、Cr 等からなる金属膜パターンが表面に形成された石英基板からなるフォトマスクを用いる。これを現像、焼成して、ゲート電極投影領域内に配置され、ゲート電極投影領域外の有機半導体膜形成部分には配置されないフォトレジストパターンを形成する (図 4 (b))。このフォトレジストパターンをマスクにして、酸素プラズマ処理で自己組織化単分子膜 4 をエッチング除去した後、フォトレジストを除去することで、SAM 4 が絶縁膜 3 表面のゲート電極投影領域に選択的に形成された基板が得られる。

【0024】

図 5 は、裏面露光法を用いた SAM の選択的形成方法を示す。図 4 と同じく用意された

基板（図5（a））に対して、本法では基板裏面からゲート電極2をフォトマスクとしてフォトリソを露光する。ゲート電極と概略同一形状に加工されたフォトリソ22をマスクにしてSAM4をエッチング除去してからフォトリソ22を除去すれば、SAM4が絶縁膜3表面のゲート電極投影領域に選択的に形成された基板が得られる。

【0025】

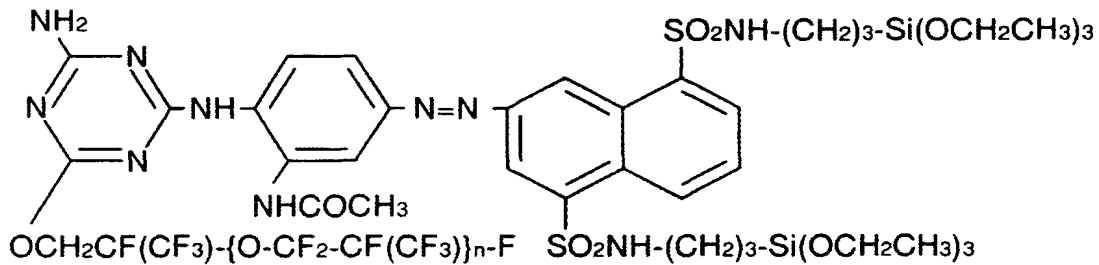
図6は、リフトオフ法を用いたSAMの選択的形成方法を示す。本方法では、絶縁膜3表面のゲート電極投影領域に、まずフォトリソ22を形成してから、その上にSAM4を形成する（図6（a）-（b））。図には、裏面露光法でフォトリソ22を形成する例を示すが、この場合はネガ型フォトリソ26を用い、絶縁膜3表面のゲート電極投影領域外のフォトリソ22を形成する。この上にSAM4を形成してからフォトリソ22を除去すると、フォトリソ表面に形成されたSAM4と一緒に除去（リフトオフ）されて、ゲート電極投影領域内に選択的にSAM4が形成される。

【0026】

図7は、直接裏面露光法を用いたSAMの選択的形成方法を示す。この場合は、SAM4の材料として基板1および絶縁膜3を透過する波長の光で分解除去される光分解性の材料を用い、裏面露光によってゲート電極2と概略同一パターン形状に直接加工する。具体的な材料としては、波長300nm～700nmの光を吸収して熱分解する色素骨格を持った分子からなる感光性撥液膜があり、具体的には下記化合物1、2が挙げられる。

【0027】

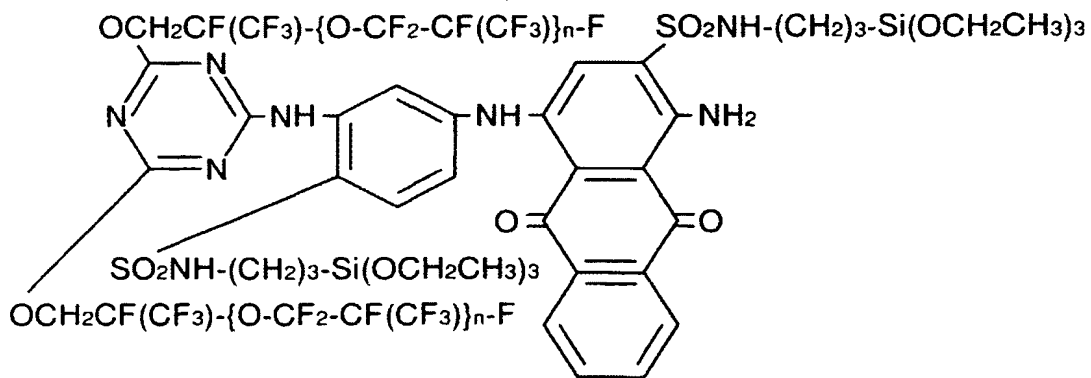
【化1】



化合物 1

【0028】

【化2】



化合物 2

【0029】

これらの化合物の合成方法を以下に示す。

【0030】

(化合物 1 の合成)

化合物 1 は下記の (i) ~ (iii) の反応により合成される。

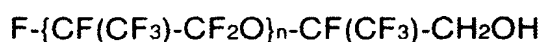
【0031】

(i) 撥水材料の還元

デュボン社製クライトックス 157FS-L (平均分子量 2500) (50 重量部) を 3M 社製 PF-5080 (100 重量部) に溶解し、これに水素化リチウムアルミニウム (2 重量部) を加え、48 時間 80℃ で加熱・攪拌する。反応液を氷水に注ぎ、下層を分取して 1% 塩酸で洗った後、洗浄液の液性が中性になるまで水洗する。ろ紙でろ過することで洗浄後の液中の水分を除いた後、PF-5080 をエバポレーターで揮発させクライトックス 157FS-L の末端が CH_2OH に変換された化合物 3 (45 重量部) を得る。

【0032】

【化 3】



化合物 3

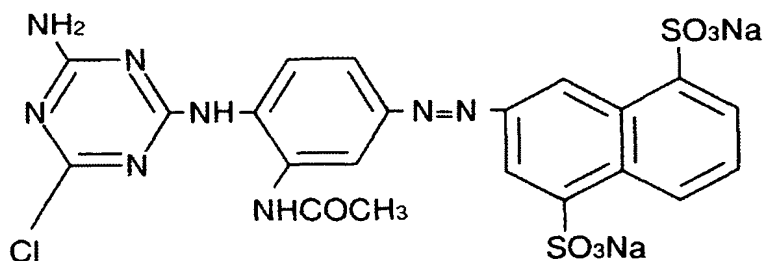
【0033】

(ii) 色素骨格の導入反応

化合物 3 (45 重量部) を 3M 社製 HFE-7200 (100 重量部) に溶解し、これにリアクティブ・イエロー 3 (別名プロシオン・イエロー HA) (12 重量部), エタノール (100 重量部), 炭酸ナトリウム (2 重量部) を加え、30 時間還流する。なおリアクティブ・イエロー 3 の構造を下記に示す。

【0034】

【化 4】



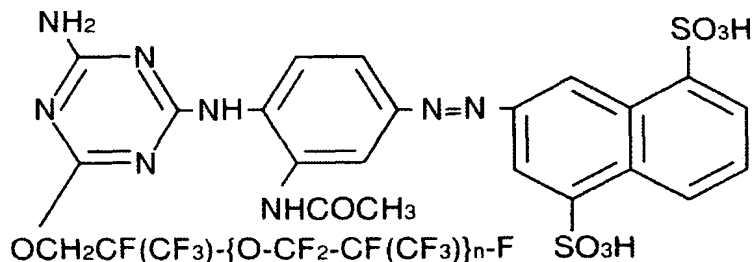
C.I.リアクティブ・イエロー 3

【0035】

反応液中の溶媒 (HFE-7200 とエタノール) をエバポレーターで揮発させ、残渣に HFE-7200 (100 重量部), 35 重量% の塩酸 (100 重量部) に氷水 (100 重量部) を合わせたものを加え、激しく攪拌した後静置する。下層を分取し、洗浄液の液性が中性になるまで水洗する。ろ紙でろ過することで洗浄後の液中の水分を除いた後、HFE-7200 をエバポレーターで揮発させ化合物 28 にリアクティブ・イエロー 3 が結合した化合物 4 (45 重量部) を得る。

【0036】

【化5】



化合物 4

【0037】

(iii) 結合部位の導入反応

化合物 4 (45 重量部) を HFE-7200 (100 重量部) に溶解後、0℃前後に冷却時、チソ (株) 製サイラエース S330 (10 重量部)、N,N-ジシクロヘキシルカルボジイミド (10 重量部)、ジクロルメタン (20 重量部) を加え、3 時間攪拌する。更に反応液を常温に戻し、30 時間攪拌する。反応液を静置後、反応液がおおよそ 2 層に分かれたら下層を分取する。なお上層と下層の間に濁りを生じるがこれは下層に加えない。下層をジクロルメタン (20 重量部) で数回洗った後、ろ紙でろ過する。この後液中の溶媒 (HFE-7200) をエバポレーターで揮発させ目的の化合物 1 (40 重量部) を得た。

【0038】

(化合物 2 の合成)

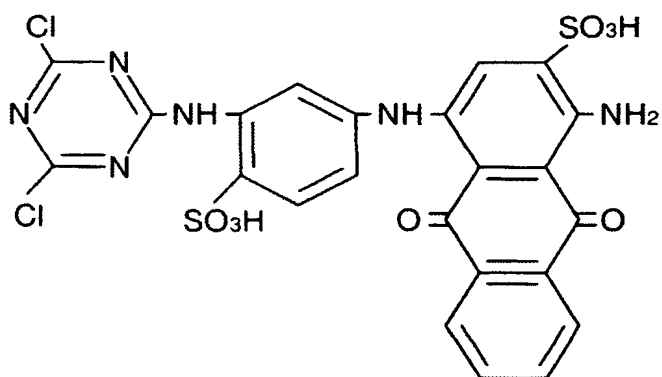
リアクティブ・イエロー 3 (12 重量部) の代わりにミカシオン・ブリリアント・ブルー RS (7 重量部) を用いる以外は化合物 1 の合成と同様にして化合物 2 (40 重量部) を得た。

【0039】

なおミカシオン・ブリリアント・ブルー RS の化学構造は下記の通りである。

【0040】

【化6】



ミカシオン・ブリリアント・ブルーRS

【0041】

場合によってスルホン酸ナトリウムの部分がスルホン酸になっているものもあるので、その場合は水酸化ナトリウム等でスルホン酸ナトリウムに変換した後に使用する。

【0042】

上記化合物1, 2を感光性撥液膜に用いた場合、基板1と絶縁膜3は300~700 nmの波長範囲のいずれかの波長を透過すれば良い。従って、絶縁膜3には、無機材料としては、酸化シリコン(SiO₂)以外に、酸化タンタル(Ta₂O₅)、酸化ジルコニウム(ZrO₂)、酸化ランタン(La₂O₃)からなる膜厚300 nmの薄膜を、プラズマ化学気相成長法またはゾルゲル法で形成したものをを用いても良い。また、有機材料としては、ポリビニルフェノール(PVP)、ポリメチルメタクリレート(PMMA)のスピンコート膜を用いても良い。基板1には、コーニング1737等の一般的なガラス基板、各種プラスチック基板が使用できる。

【0043】

図8に、マイクロコンタクトプリント法を用いたSAMの選択的形成方法を示す。本方法では、ゲート電極投影領域がゲート電極2の厚み分だけ他の領域より高く、絶縁膜3表面が凸版になっていることを利用する。表面にSAM4が塗布されたA1等からなる平滑な支持基板24を、絶縁膜3まで積層された基板1に密着して、120℃、10分程度加熱する(図8(a))。この際、SAMは絶縁膜3表面で凸部を形成するゲート電極投影領域内のみを選択的に接触する。平滑な支持基板24をゆっくり引き離すと、ゲート電極投影領域内のみ選択的にSAMが付着形成される。

【0044】

図4~図8の方法で、特に図4と図8に挙げた方法は、基板と絶縁膜は透光性である必要がない。従って、これらの方法を用いる場合は、基板に表面が絶縁膜で被覆された金属基板などを用いることもできる。

【実施例2】

【0045】

本発明の2番目の実施例となる薄膜トランジスタの平面図と断面図を、図9に示す。本実施例では、ドレイン/ソース電極6, 7を形成してから有機半導体膜5を形成する、いわゆるボトムコンタクト構造を用い、ドレイン/ソース電極6, 7を、金属超微粒子、金属錯体、または導電性高分子を少なくとも一つ含んだ液体材料からなる導電性インクを塗布焼成して形成する。導電性インクの性質として、SAM4の撥液性によって弾かれて、ゲート電極投影領域外に塗布されたインクがゲート電極投影領域内に浸透しないことが求められ、焼成後に十分低い抵抗値を示す液体材料であれば良い。具体的な材料として、Au, Ag, Pd, Pt, Cu, Ni、等を主成分とする直径約10 nm以下の金属超微粒子または金属錯体が、水、トルエン、キシレン等の溶媒に分散した溶液を使用できる。また、透明電極材料のITO(インジウム錫酸化物)形成には、In(O-i-C₃H₇)₃とSn(O-i-C₃H₇)₃等の金属アルコキシドが水、アルコール溶媒に分散した溶液が使用できる。また、これ以外の透明電極材料として、導電性高分子であるPSS(ポリスチレンスルホン酸)をドーピングしたPEDOT(ポリ-3, 4-エチレンジオキシチオフェン)、ポリアニリン(PAn)、ポリピロール(PPy)等の水溶液が使用できる。何れの場合でも、絶縁膜3表面のSAM4で被覆されたゲート電極投影領域近傍に塗布後、約80~500℃の適性温度で真空中または大気中で焼成すると、膜厚約100 nmの図に示すようなドレイン/ソース電極6, 7が形成できた。これ以外の製法は、実施例1と同じであり説明を省略する。本実施例では、絶縁膜3表面のゲート電極投影領域内に選択的に配置されたSAM4は、同領域上に形成された有機半導体膜5-1の配向秩序のみを選択的に向上して、光リーク電流を増加することなく暗状態でのスイッチング性能を向上する作用だけでなく、ドレイン/ソース電極6, 7がゲート電極に対して自己整合的に配置させる作用がある。すなわち、SAM4の撥液作用で導電性インクがゲート電極投影領域内に浸透せず、ゲート電極と端部が整合したドレイン/ソース電極が形成される。一般的に塗布プロセスで形成した電極はパターンおよび位置精度が低いために、両電極間が短絡しないように電極を形成した場合の電極間隔、チャネル長は約30 μm程度と大きく、十分な電流が得られなかった。これに対して、本実施例では、チャネル長はゲート電極投影領域内に配置されたSAM4の幅、すなわちゲート電極2の幅で決まる。従って、位置

精度が高いフォトリソグラフィ法でゲート電極を形成すれば、 $3\mu\text{m}$ 幅程度のゲート電極幅すなわちチャンネル長のドレイン/ソース電極 6, 7 が塗布プロセスで形成できる。

【0046】

また、液体材料の塗布プロセスで形成したドレイン/ソース電極 6, 7 では、図に示すように矩形状に形成した電極の角が丸まる傾向がある。この場合、ゲート電極と両電極の整合部の両隅では、接線のなす角度が 90 度以下で電極端同士が対峙するため、通常 90 度で電極同士が対峙する場合より高電界が有機半導体膜部分 5-2 に印加される。この場合、有機半導体膜部分 5-2 への光照射に起因する光リーク電流は一層増大するが、本実施例のようにゲート電極投影領域外に SAM4 を配置せずに有機半導体膜部分 5-2 の配向秩序を向上させなかった結果、光リーク電流の増大を抑制することができた。

【実施例 3】

【0047】

本発明の 3 番目の実施例となる薄膜トランジスタの平面図と断面図を、図 10 に示す。本実施例では、実施例 2 の薄膜トランジスタにおいて絶縁膜 3 をゲート電極の陽極酸化により形成する例が示される。ガラス基板 1 上に、膜厚 200nm の Ta または Al からなる金属薄膜を DC マグネトロンスパッタ法で形成後、フォトリソグラフィ法で加工して、ゲート電極 2 を形成する。直流電圧を印加する陽極酸化法で、膜厚 400nm の酸化膜からなる絶縁膜 3 を形成する。この絶縁膜 3 上に実施例 1 に挙げた方法を用いて、SAM4 をゲート電極投影領域内に選択的に形成し、実施例 2 と同様な塗布材料プロセスを用いて、ゲート電極 2 に対して自己整合的に配置されたドレイン/ソース電極 6, 7 を形成する。最後に、実施例 1 と同様にして有機半導体膜 5 を形成して、薄膜トランジスタが完成する。

【0048】

本実施例の構成を用いれば、フォトリソグラフィ法の加工精度の限界以上に微細なチャンネル長を有する薄膜トランジスタが得られる。ゲート電極 2 の幅 (図中の a) を加工精度の最小寸法 $5\mu\text{m}$ で形成した場合を示す。まず、陽極酸化によりゲート電極 2 の表面部分が酸化膜に化成されるため、陽極酸化後のゲート電極 2 の幅 (図中 b) は約 $1\mu\text{m}$ 減少して約 $4\mu\text{m}$ になる。この上に形成した SAM4 を裏面露光で加工すると、SAM4 の幅 (図中 c) は陽極酸化後のゲート電極 2 の幅 (図中 b) よりさらに減少する。これは、ゲート電極 2 端部での光回折効果に加えて、ゲート電極 2 を被覆する比較的高屈折率な陽極酸化膜 (Al_2O_3 : $\epsilon = 1.6$, Ta_2O_5 : $\epsilon = 2.4 \sim 2.6$) による光屈折効果によって、裏面露光時に光がゲート電極 2 の遮光領域の内側に廻り込み、フォトレジストまたは SAM4 自身の幅を陽極酸化後のゲート電極 2 の幅 (図中 b) 以下に加工するためである。実際、SAM4 の幅 c は約 $3\mu\text{m}$ となった。塗布プロセスで形成したドレイン/ソース電極 6, 7 は SAM4 の両端に自己整合的に配置されるため、両電極間隔で決まるチャンネル長は約 $3\mu\text{m}$ となり、フォトリソグラフィ加工限界以上の値が達成できた。

【0049】

図 11 には、ドレイン/ソース電極を塗布プロセスで形成する場合の、本実施例と従来の薄膜トランジスタにおける平面図と直線 A-A', B-B' で切断した断面図を示す。本図では、有機半導体膜 5 の上に保護膜 8 が形成され、各電極を露出するためのスルーホール 9 が開口され、このスルーホールを介してソース電極 7 に画素電極 10 が接続されている。保護膜 8 は、膜厚 500nm の酸化シリコンまたは酸化窒化シリコンを室温で DC スパッタ法を用いて形成した。これに、フォトリソグラフィ法を用いてスルーホール 9 を開口した。画素電極 10 は、膜厚 100nm の ITO を室温で DC マグネトロンスパッタ法を用いて形成し、フォトリソグラフィ法を用いて加工した。本実施例の場合 (図 11 (a))、上述の効果によってフォトリソグラフィ法の加工精度の限界以上に微細なチャンネル長を有し、陽極酸化膜からなる絶縁膜 3 のゲート電極投影領域に選択的に SAM4 が配置され、その上に有機半導体膜 5 が形成され、特にゲート電極投影領域内の有機半導体膜部分 5-1 のみ選択的に有機半導体分子の配向秩序が向上される。このチャンネル長の短縮効果と有機半導体膜の選択的な配向秩序向上効果によって、光リーク電流を増加する

ことなくオン電流を増加してスイッチング性能が高い有機薄膜トランジスタを得ることができた。これに対して、絶縁膜 3 および SAM 4 を基板 1 の全面に配置する従来例の場合 (図 11 (b))、塗布プロセスの精度のみで決まるドレイン/ソース電極 6, 7 の間隔 (チャンネル長) は約 $30 \mu\text{m}$ と長いため、オン電流を十分高くすることができない。また、位置ずれを見込んでゲート電極 2 の幅は予め大きく設定する必要があり、薄膜トランジスタ占有面積が大きく高精細化・微細化に対応できない。また、ゲート電極投影領域外に形成された有機半導体膜部分 5-2 の配向秩序も向上して光リーク電流が増加することは言うまでもない。以上より、本実施例による薄膜トランジスタのスイッチング性能向上効果は明らかである。図 12 に、本実施例の薄膜トランジスタの製法を表わす断面図を示す。本図では、SAM 4 を直接裏面露光法で加工する例が示されている (A 2~3, B 2~3)。陽極酸化法による絶縁膜 3 形成の (A 2, B 2)、塗布プロセスによる自己整合的なドレイン/ソース電極 6, 7 の形成 (A 4)、その他製法の詳細はすでに述べたので省略する。

【実施例 4】

【0050】

本発明の薄膜トランジスタをアクティブ素子に用いたアクティブマトリクス型薄膜トランジスタ基板の平面図を、図 13 に示す。

【0051】

特に本図では、絶縁膜 3 を陽極酸化法で形成した実施例 3 の薄膜トランジスタを適用した事例が示されている。基板 1 上に、水平方向に m 本のゲート走査配線 11 が配置され、垂直方向に n 本の信号配線 12 が配置され、マトリクス状に配置された前記の交差部に本発明の薄膜トランジスタが配置され、各薄膜トランジスタのゲート電極 2 はゲート走査配線 11 に接続され、ドレイン電極 6 は信号配線 12 に接続され、ソース電極 7 は保護膜 8 に開口されたスルーホール 9 を介して画素電極 10 と接続される。ゲート走査配線 11 はゲート電極 2 と同時に形成され、信号配線 12 はドレイン/ソース電極 6, 7 と同時に形成される。保護膜 8 のスルーホールは、ソース電極 7 以外に、各ゲート走査配線 11 の端子部 13 と各信号配線 12 の端子部 14 にも開口する。その他の製法は、実施例 3 と同じであり説明は省略する。

【0052】

図 14 に、本実施例のアクティブマトリクス型薄膜トランジスタ基板を用いた液晶表示装置の主要部品構成の平面図と断面図を示す。アクティブマトリクス型薄膜トランジスタ基板 15 のゲート走査配線の端子部 13 にはゲート走査回路 16 が、信号配線の端子部 14 には信号回路 17 が、TAB (Tape Automated Bonding) 法または COG (Chip on Glass) 法によって接続され、さらに両回路はコントロール回路 18 に接続される。捩れネマチック (TN) 液晶が配向膜に挟持された液晶素子 19 がアクティブマトリクス型薄膜トランジスタ基板 15 の各画素電極と対向電極 20 の間に挟持される。冷陰極管と導光体からなるバックライト 21 はアクティブマトリクス型薄膜トランジスタ基板 15 の背部に配置される。本実施例の液晶表示装置は以下のように動作する。ゲート走査回路 16 から出力される走査電圧が印加されたゲート配線/電極に接続された薄膜トランジスタが動作して、この薄膜トランジスタに接続された画素電極に、走査電圧と同期して信号回路 17 から供給される信号電圧が加わり、液晶素子がいわゆる線順次駆動されて、各画素のバックライト光透過率が変化して表示装置が動作する。本実施例では、縦電界方式の液晶表示装置の基板構成が示されているが、横電界方式の液晶表示装置の場合は、周知のように対向電極 20 が薄膜トランジスタ基板内に構成されるため、本図と異なるが、基本的には同様に適用できる。この表示装置は携帯電話、フラットテレビ、ノート PC 等のフラットディスプレイに適用できる。

【0053】

本実施例の薄膜トランジスタは、前述のように光リーク電流を増加することなくスイッチング性能を向上させているため、高輝度のバックライト光に対しても動作不良なく、液晶表示装置を駆動することができる。

【図面の簡単な説明】

【0054】

- 【図1】本発明の一実施例となる薄膜トランジスタの平面図と断面図。
【図2】本発明の薄膜トランジスタの電流-電圧 ($I_d - V_g$) 特性。
【図3】本発明の薄膜トランジスタの製造方法を表す平面図と断面図。
【図4】本発明の一番目の実施例となる自己組織化単分子膜 (SAM) の選択的形成法。
【図5】本発明の二番目の実施例となる自己組織化単分子膜 (SAM) の選択的形成法。
【図6】本発明の三番目の実施例となる自己組織化単分子膜 (SAM) の選択的形成法。
【図7】本発明の四番目の実施例となる自己組織化単分子膜 (SAM) の選択的形成法。
【図8】本発明の五番目の実施例となる自己組織化単分子膜 (SAM) の選択的形成法。
【図9】本発明の実施例2となる薄膜トランジスタの平面図と断面図。
【図10】本発明の実施例3となる薄膜トランジスタの平面図と断面図。
【図11】本発明の実施例3となる薄膜トランジスタと従来の薄膜トランジスタを比較する平面図と断面図。
【図12】本発明の実施例3となる薄膜トランジスタの製造方法を表わす断面図。
【図13】本発明の薄膜トランジスタを用いたアクティブマトリクス型薄膜トランジスタ基板の平面図。
【図14】本発明の薄膜トランジスタを用いたアクティブマトリクス型薄膜トランジスタ基板を適用した液晶表示装置の構成を示す平面図と断面図。

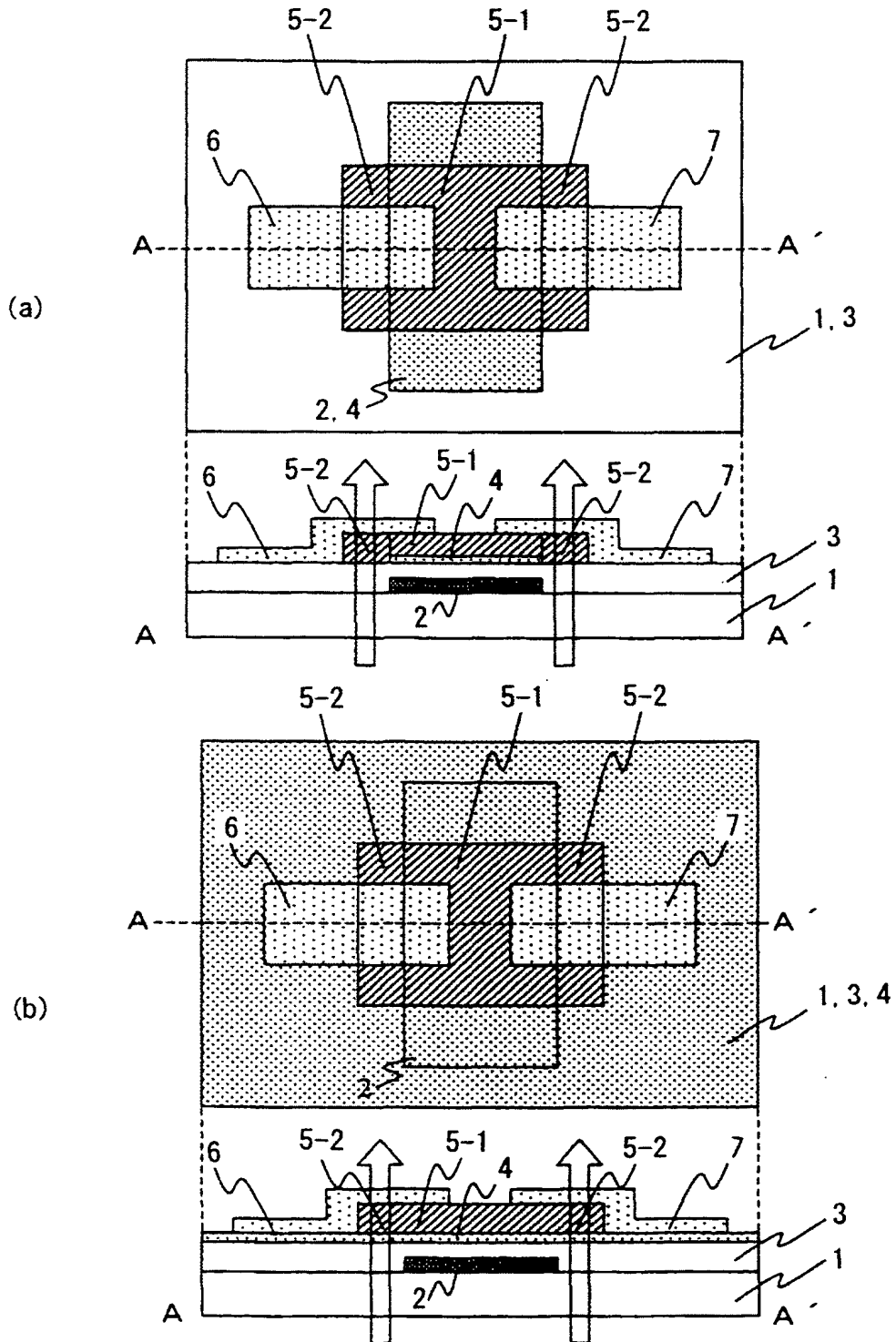
【符号の説明】

【0055】

1…基板、2…ゲート電極、3…絶縁膜、4…自己組織化単分子膜 (SAM)、5…有機半導体膜、5-1…ゲート電極投影領域内に配置された有機半導体膜部分、5-2…ゲート電極投影領域外に配置された有機半導体膜部分、6…ドレイン電極、7…ソース電極、8…保護膜、9…スルーホール、10…画素電極、11…ゲート走査配線、12…信号配線、13…ゲート走査配線の端子部、14…信号配線の端子部、15…アクティブマトリクス型薄膜トランジスタ基板、16…ゲート走査回路、17…信号回路、18…コントロール回路、19…液晶素子、20…対向電極、21…バックライト、22…フォトレジスト、23…フォトマスク、24…支持基板、25…SAMを用いない薄膜トランジスタのオン電流特性、26…SAMを用いない薄膜トランジスタのオフ電流特性、27…SAMを用いない薄膜トランジスタの光リーク電流特性、28…本発明の薄膜トランジスタのオン電流特性、29…本発明の薄膜トランジスタのオフ電流特性、30…ゲート電極投影領域外にSAMを配置した薄膜トランジスタの光リーク電流特性、31…本発明の薄膜トランジスタの光リーク電流特性。

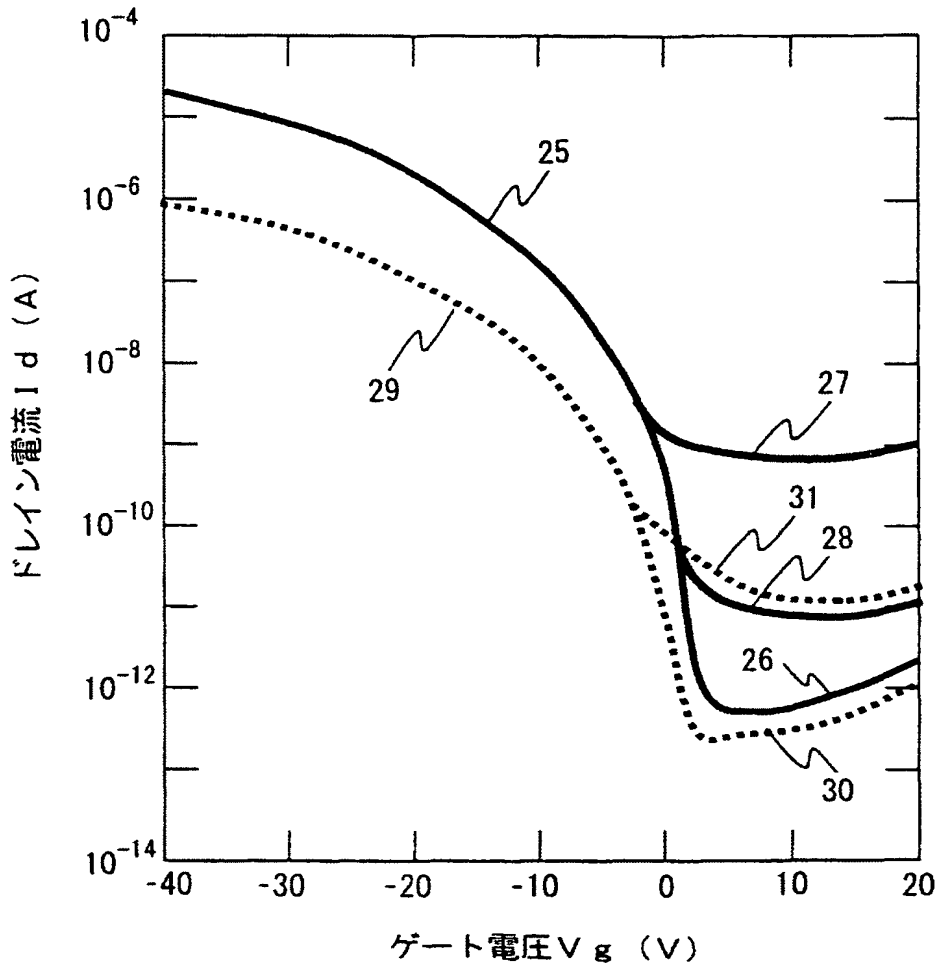
【書類名】 図面
【図 1】

図 1



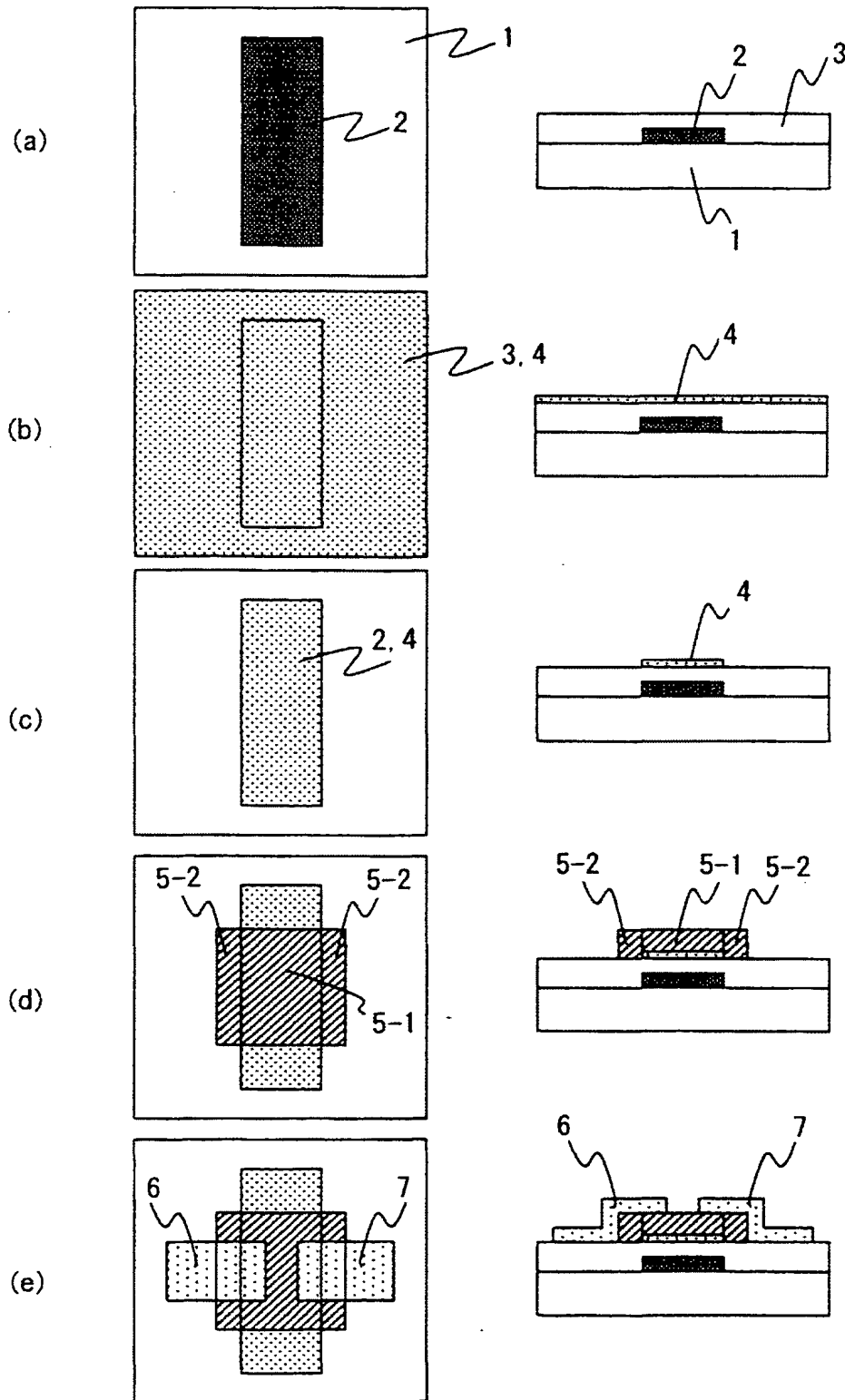
【図 2】

図 2



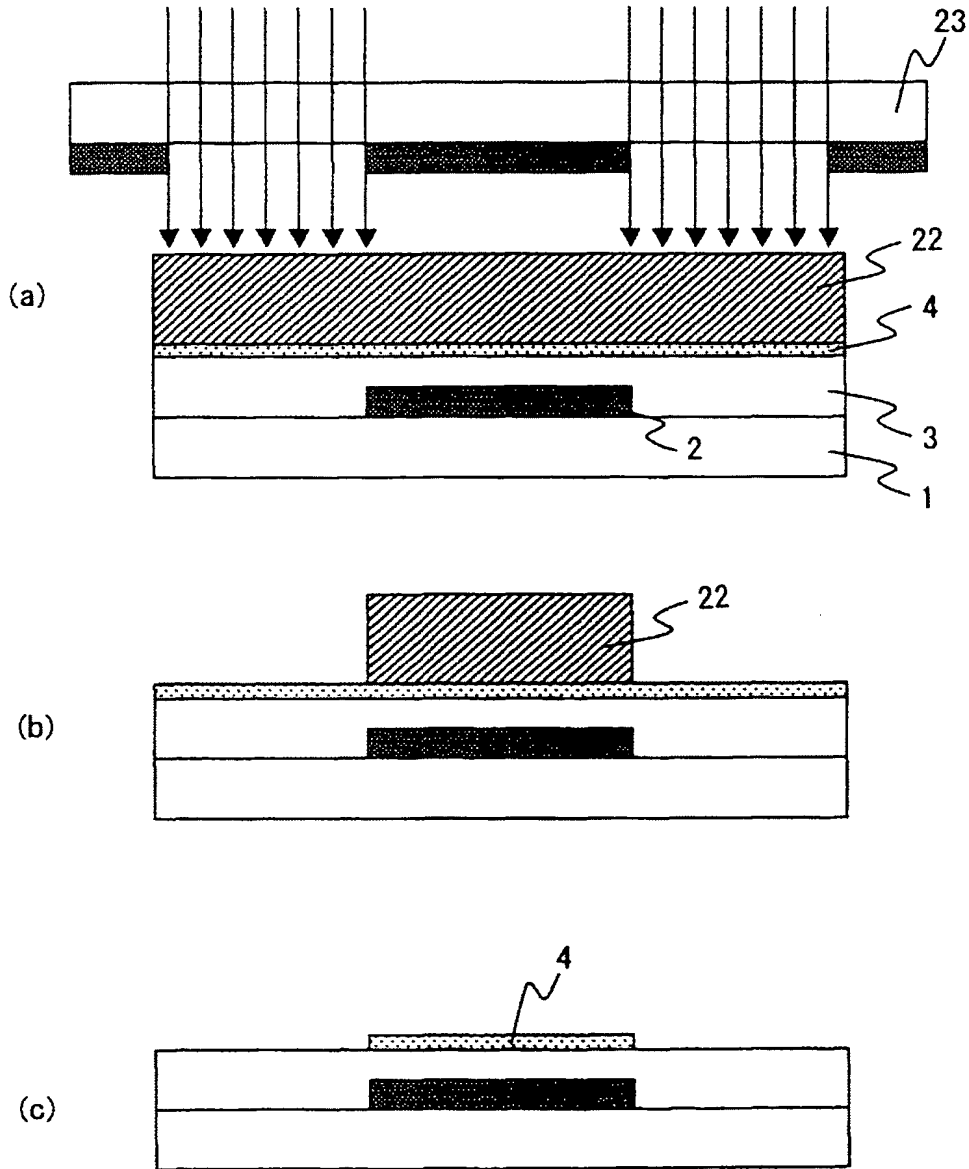
【図 3】

図 3



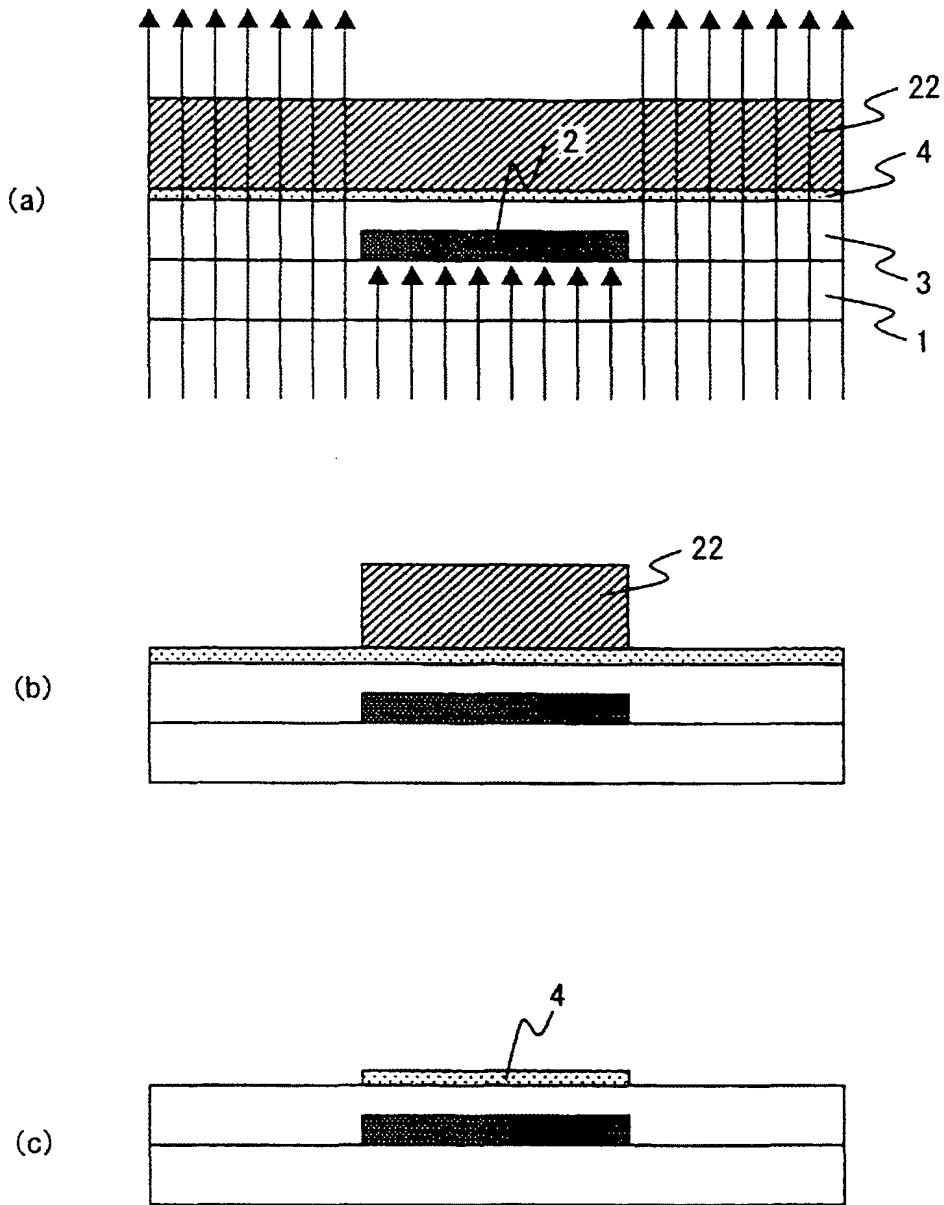
【図 4】

図 4



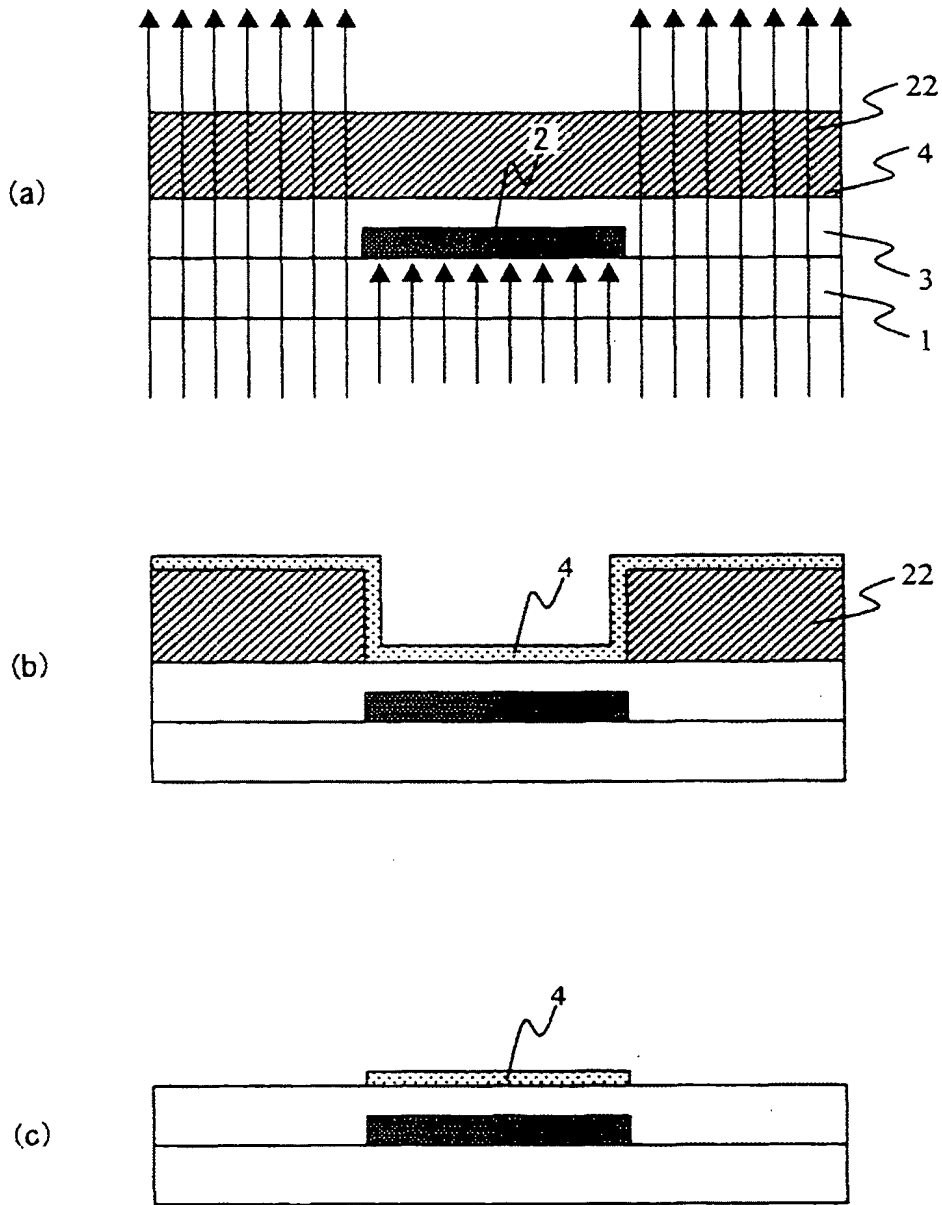
【図 5】

図 5



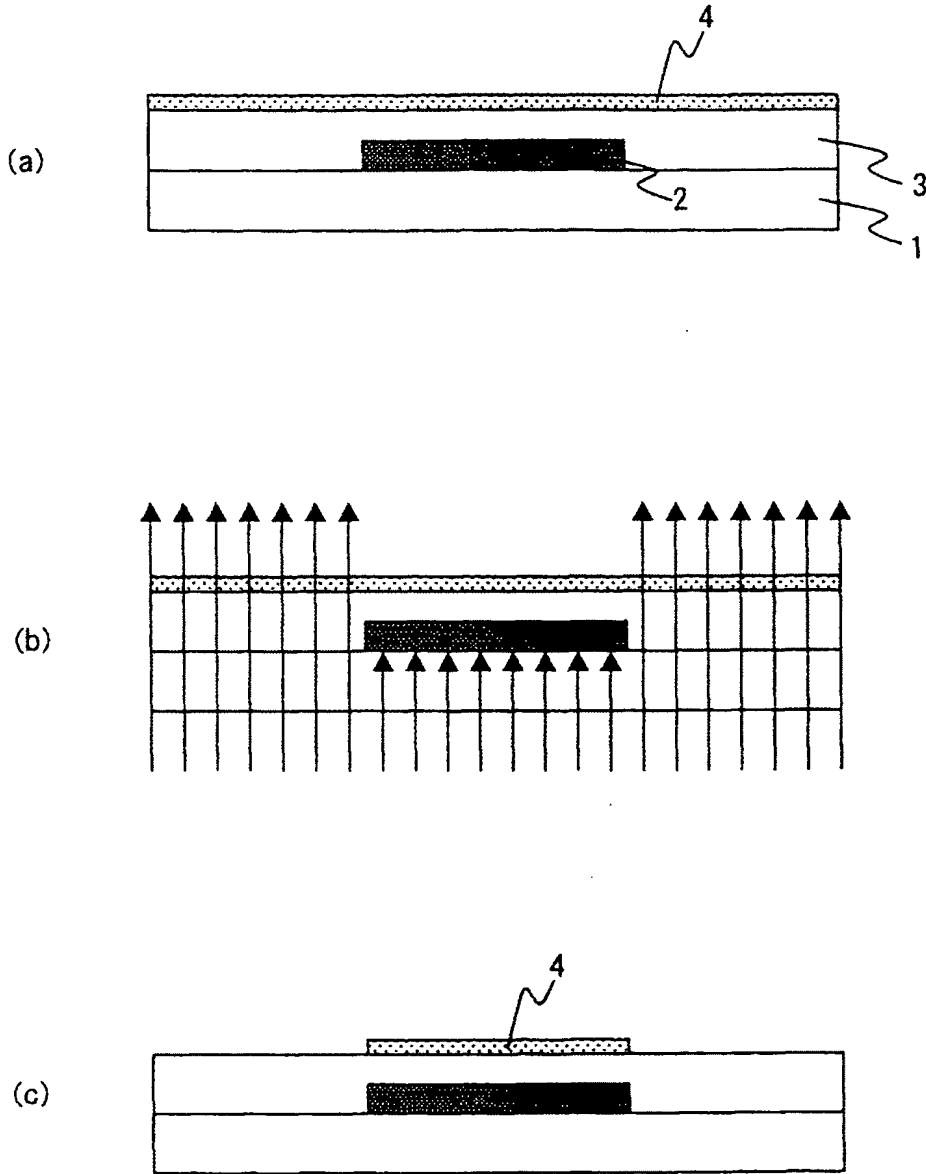
【図 6】

図 6



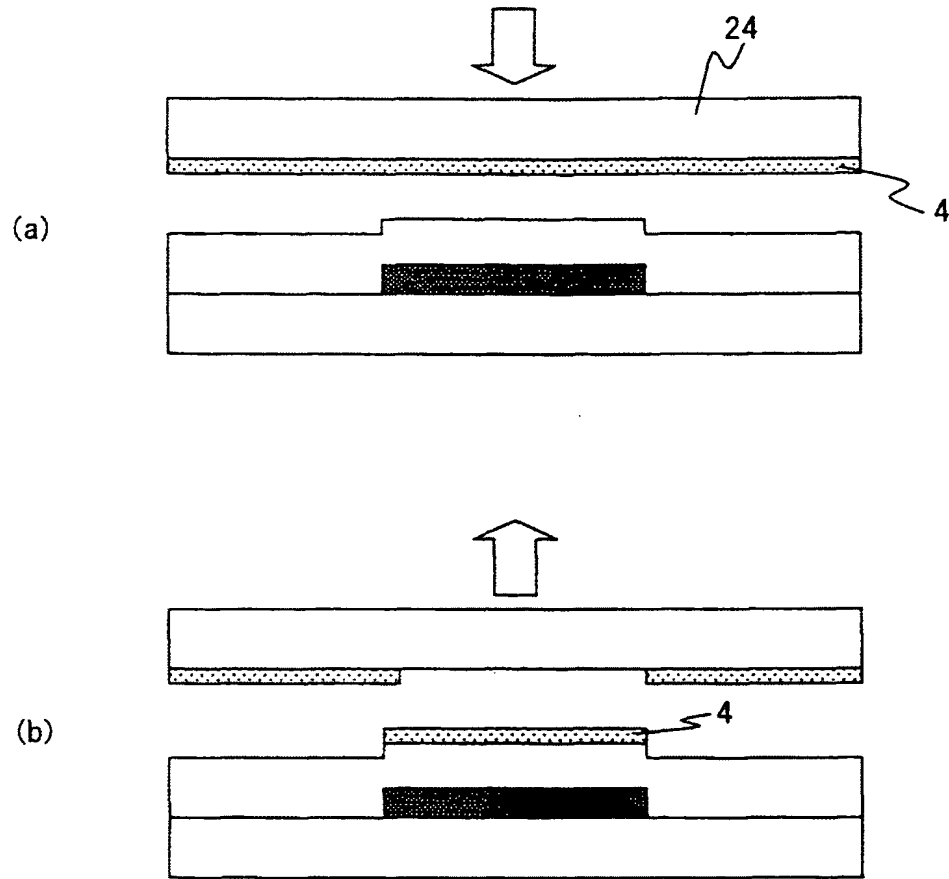
【図 7】

図 7



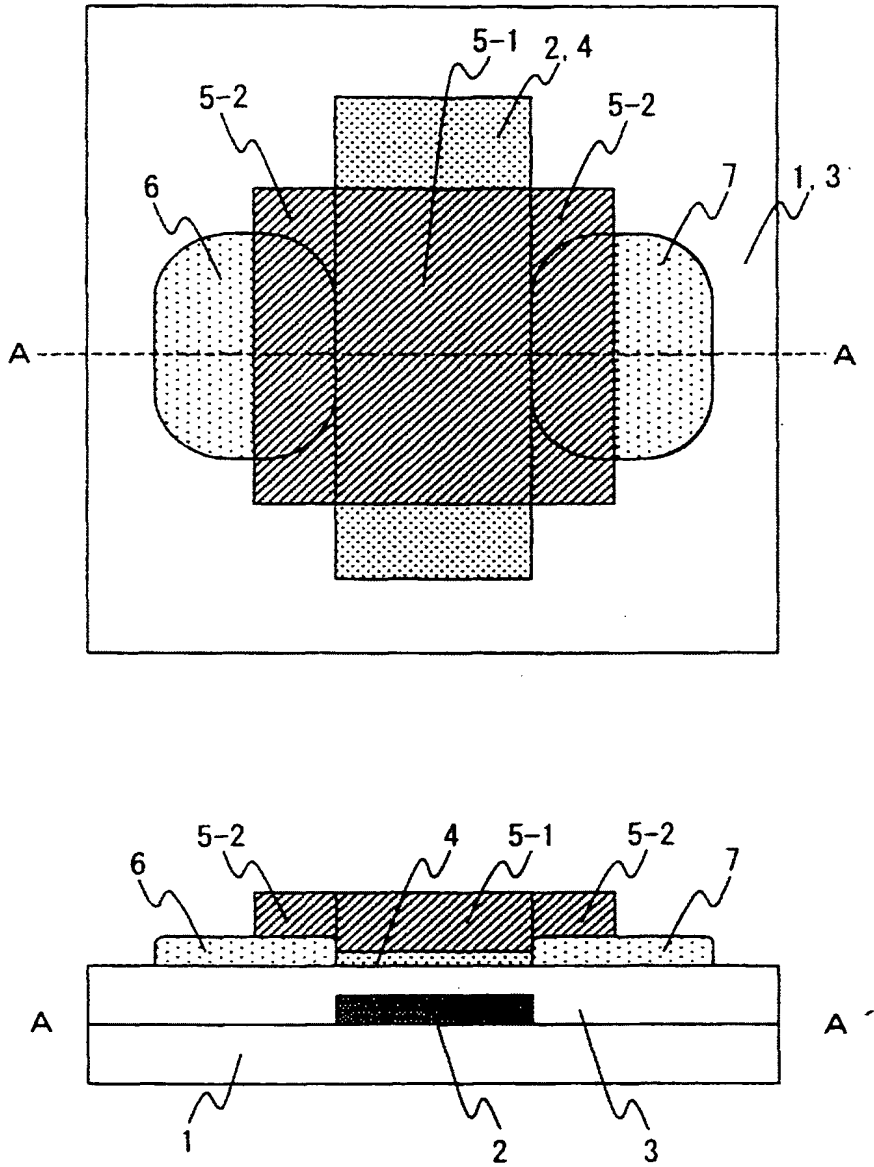
【図 8】

図 8



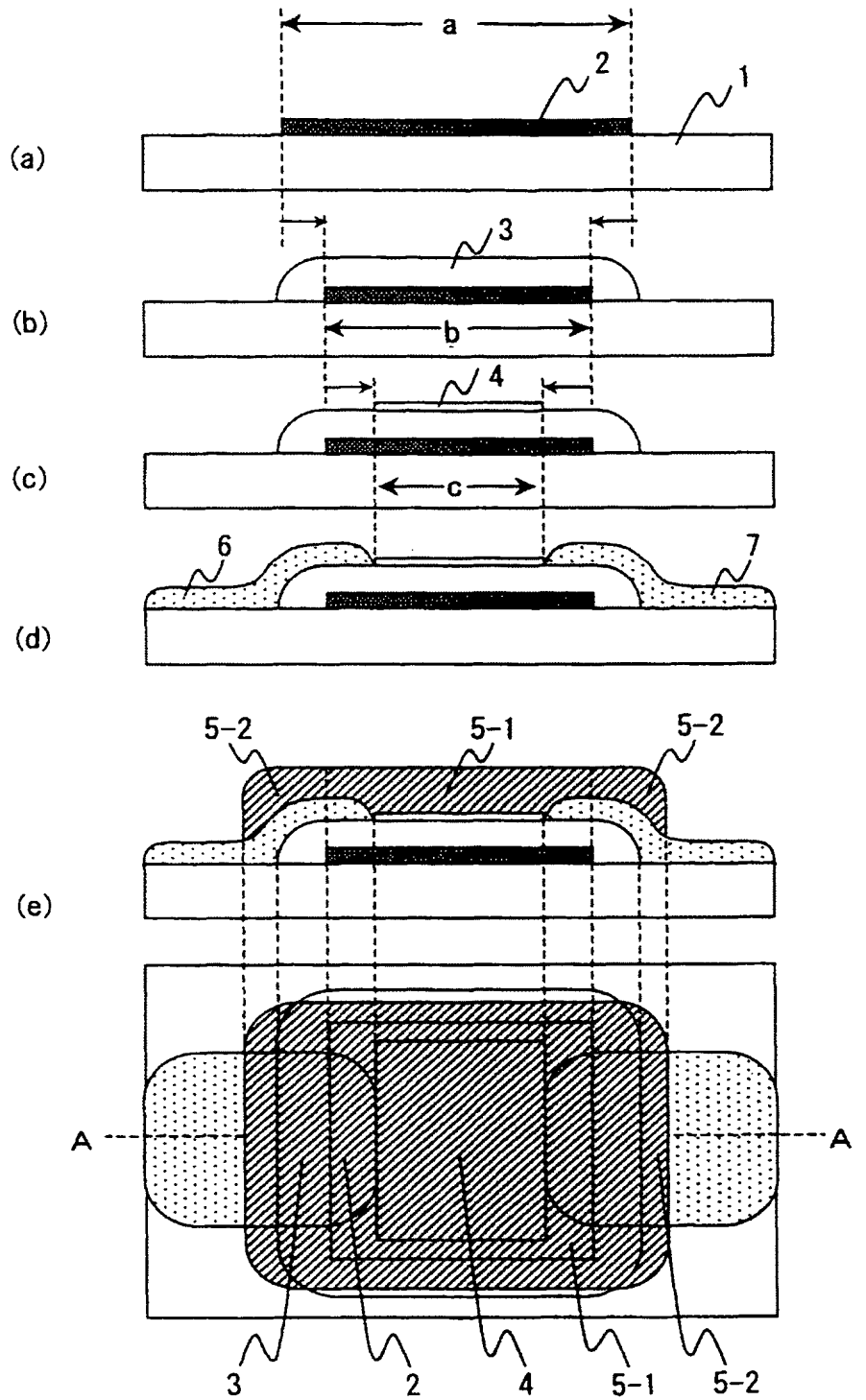
【図 9】

図 9



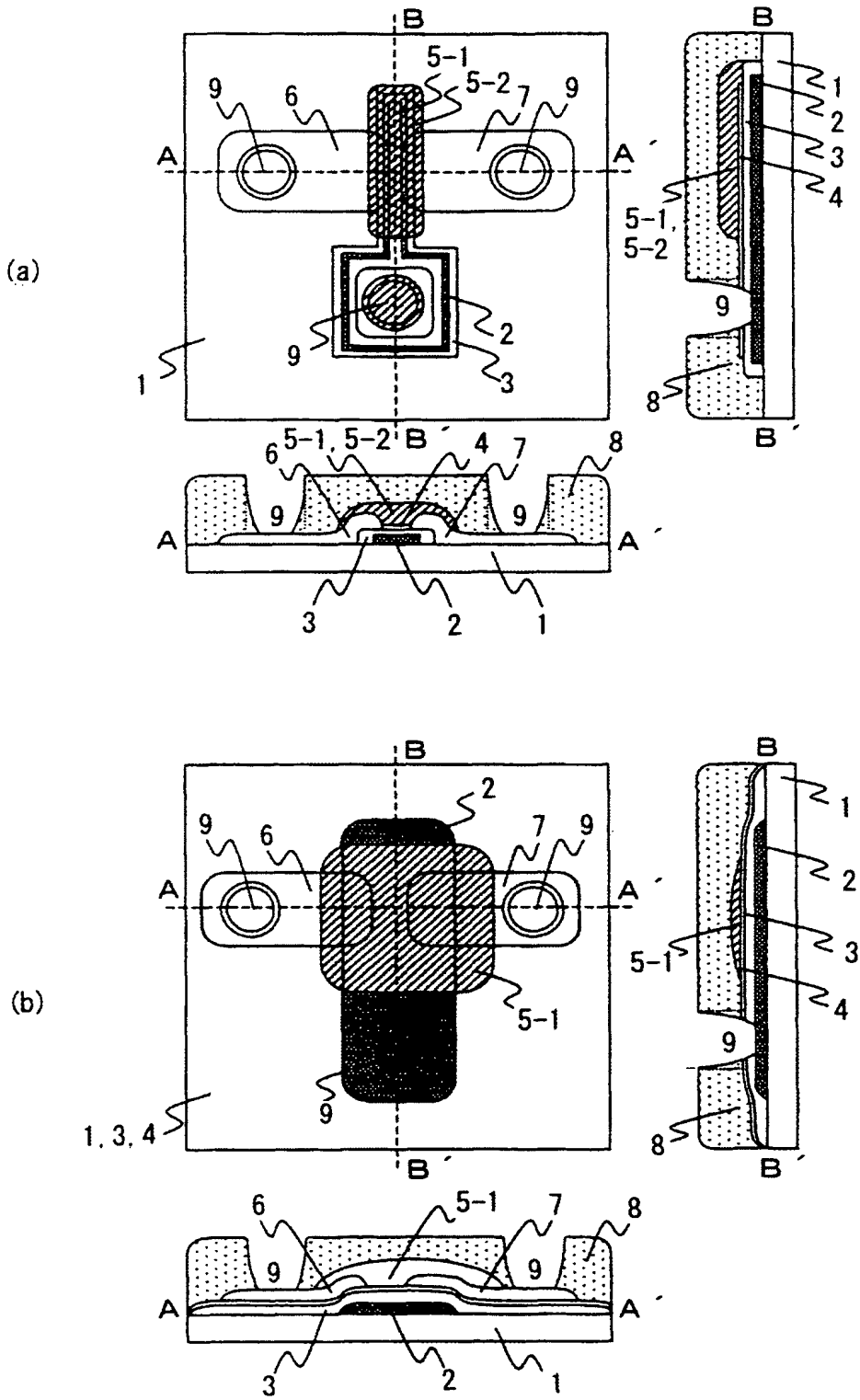
【図 10】

図 10



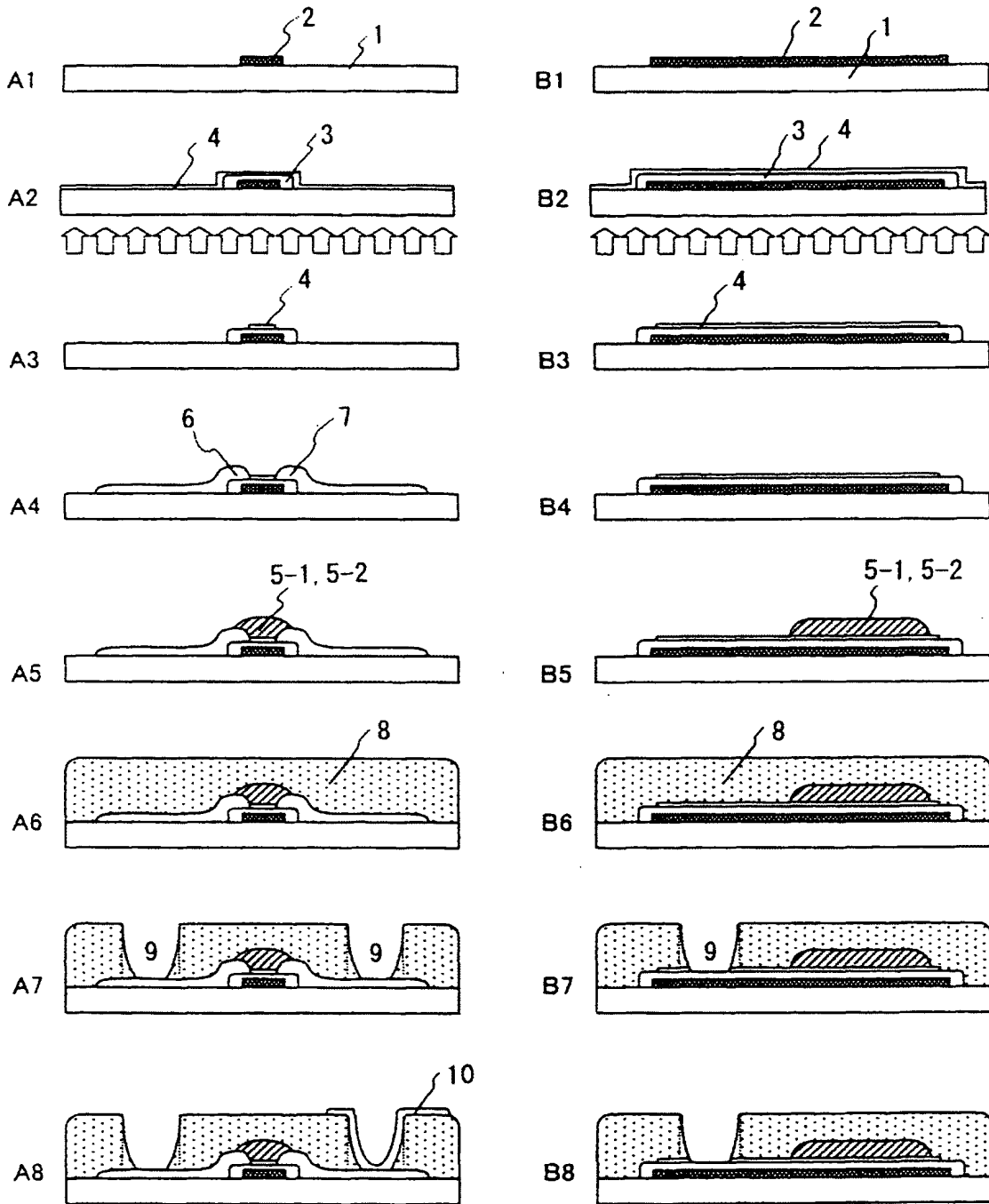
【図 11】

図 11



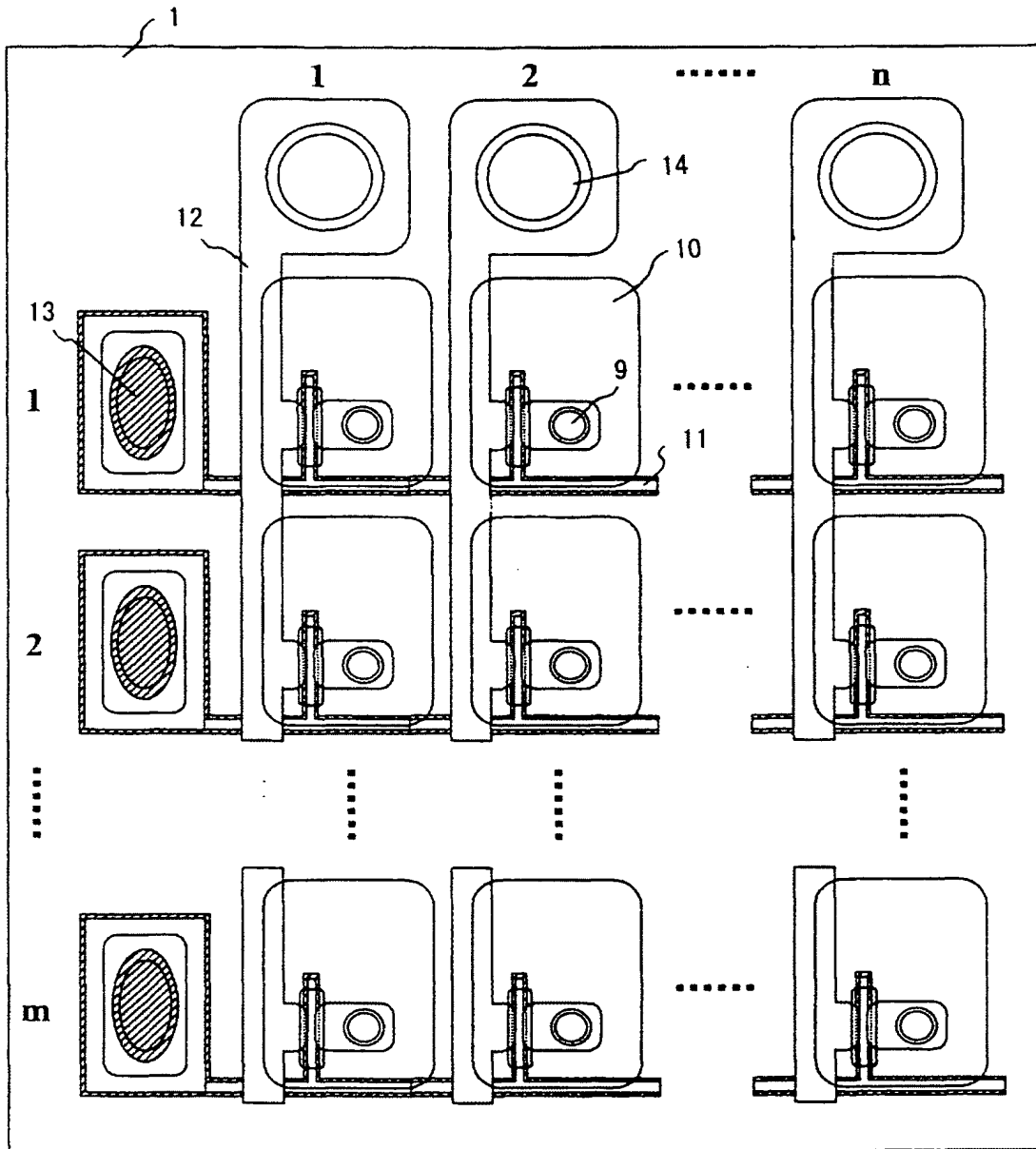
【図 12】

図 12



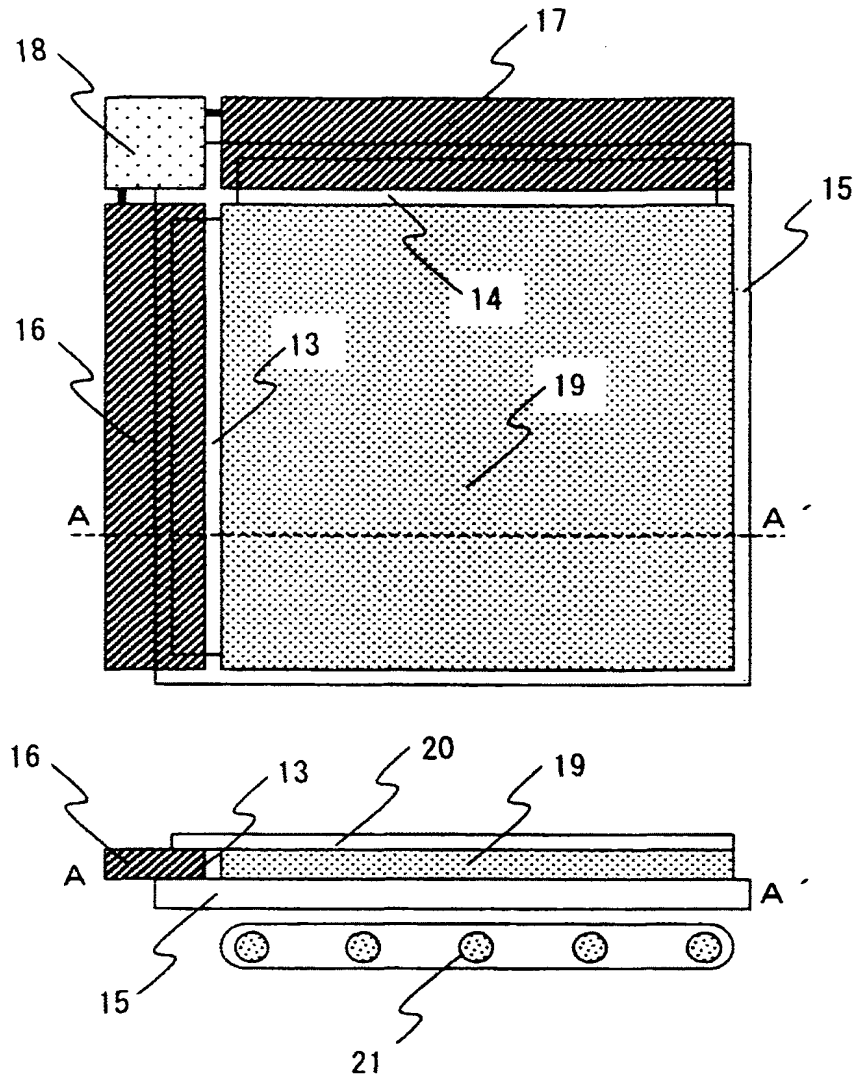
【図 13】

図 13



【図 14】

図 14



【書類名】 要約書**【要約】****【課題】**

従来の有機薄膜トランジスタでは、絶縁膜表面に自己組織化単分子膜を配置して有機半導体膜全体の配向秩序を向上して、オン電流を増加してスイッチング性能を向上させた。一方、光リーク電流が増加して、光照射される環境下で薄膜トランジスタを利用する、液晶表示装置用アクティブマトリクス型薄膜トランジスタ基板などに適用した場合、光リーク電流に起因したスイッチング動作不良が生じ、表示不良を起こす問題があった。

【解決手段】

自己組織化単分子膜を絶縁膜表面のゲート電極投影領域に選択的に且つ高精細に配置させ、有機半導体膜の配向秩序を、ゲート電極投影領域外の光照射部分では向上せず、ゲート電極投影領域内のみ選択的に向上する。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願 2003-312080
受付番号	50301464711
書類名	特許願
担当官	第五担当上席 0094
作成日	平成15年 9月 5日

<認定情報・付加情報>

【提出日】 平成15年 9月 4日

特願 2003-312080

出願人履歴情報

識別番号

[000005108]

1. 変更年月日

1990年 8月31日

[変更理由]

新規登録

住所

東京都千代田区神田駿河台4丁目6番地

氏名

株式会社日立製作所